

VIII Jornadas de Innovación Docente de la UBU



Espiral Hard Soft

Martes 5 de abril de 2016,
Aula C11,
EPS Milanera



**UNIVERSIDAD
DE BURGOS**



Convocatoria Ayudas Grupos de Innovación 2013-14





VII Jornadas

Innovación Docente

Competencias transversales y responsabilidad social en el trabajo Fin de Grado.



4 y 5 de Marzo de 2013.

Presentación	MISSION	VISION
Incluido en los grupos de innovación docente de la universidad de Burgos, se constituyó en diciembre de 2009	Contribuir en la excelencia de la docencia universitaria aplicando la innovación educativa, mediante la incorporación de las nuevas metodologías, que permitan mejorar el proceso de enseñanza-aprendizaje	Ser un núcleo de referencia en la aplicación de la innovación educativa en las enseñanzas técnicas dentro y fuera de la Universidad de Burgos.

Herramientas

- Migración a Moodle

PFC
Ayudas técnicas a la discapacidad

Referencias

Evidencias

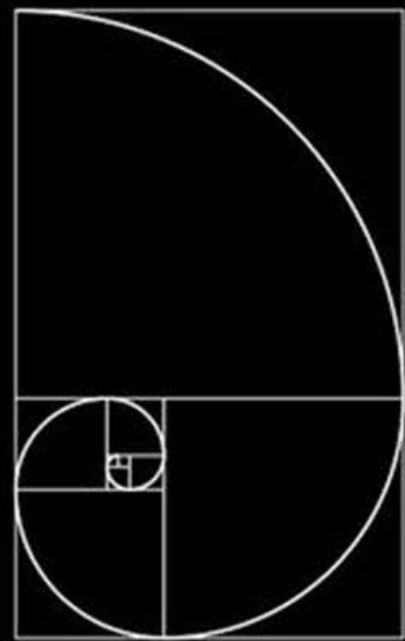
Resultados

Ponencias 2010:

- INTERNATIONAL COLLABORATION BEYOND THE ERASMUS PROGRAM
- INTERNATIONAL ISING GROUP PROJECT WORK FOR CIVIL ENGINEERING STUDENTS
- INTERNATIONAL PROJECT WEEK 2009
- AYUDAS TÉCNICAS A LA DISCAPACIDAD COMO COMPROMISO DE SOSTENIBILIDAD EN LA UNIVERSIDAD

Propuestas de futuro:

- WEB del GIDET
- Becas Prototipo
- TIC: Pizarra Digital Interactiva

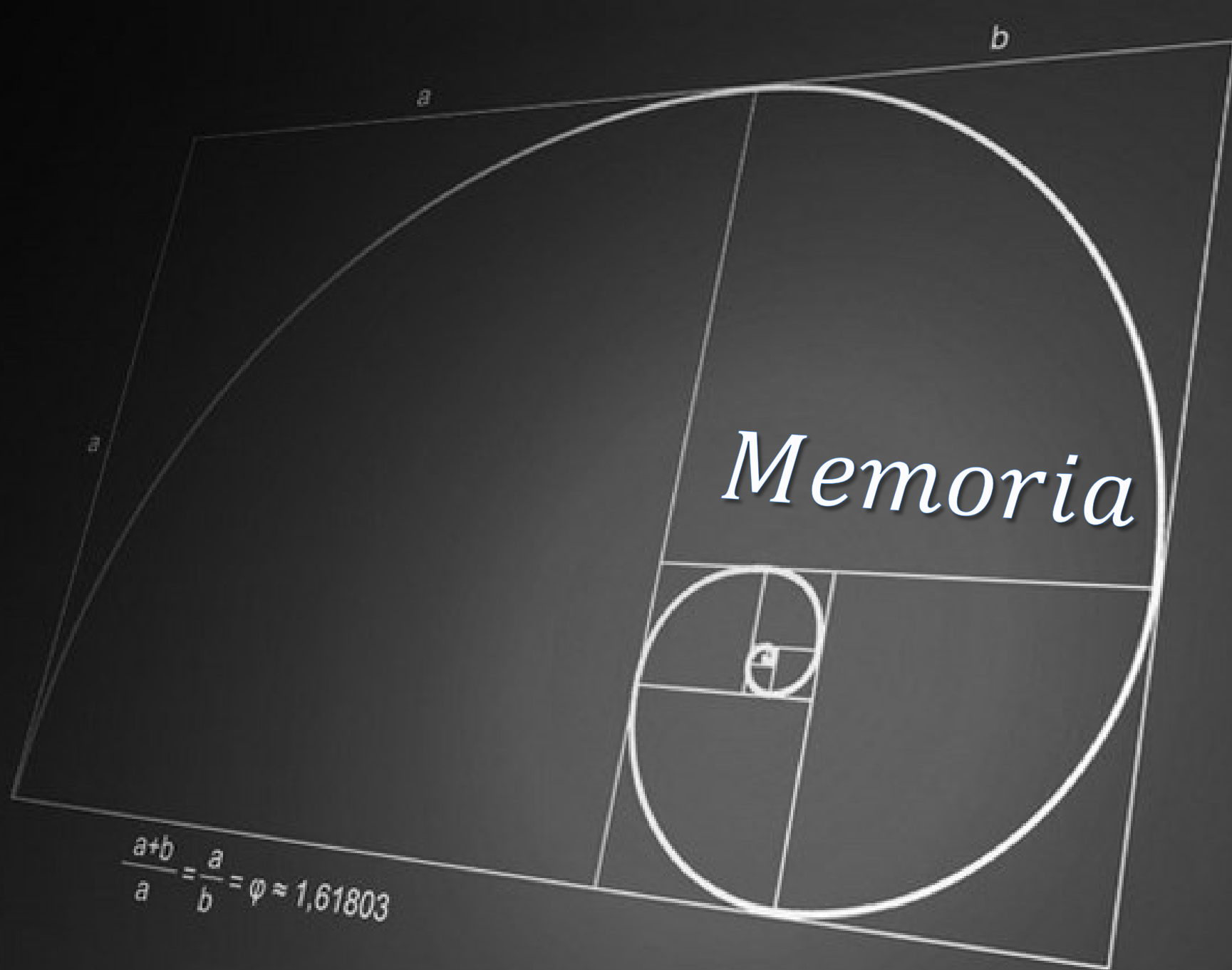


*Grupo Universitario de
Innovación Educativa en
Enseñanzas Técnicas*

*Jose María Cámara Nebreda
Cesar Represa Pérez
Pedro Sánchez Ortega*

$$\frac{a+b}{a} = \frac{a}{b} = \varphi \approx 1,61803$$





Memoria

$$\frac{a+b}{a} = \frac{a}{b} = \varphi \approx 1,61803$$



1. – *JUSTIFICACIÓN Y OBJETIVOS*

Coordinación entre asignaturas

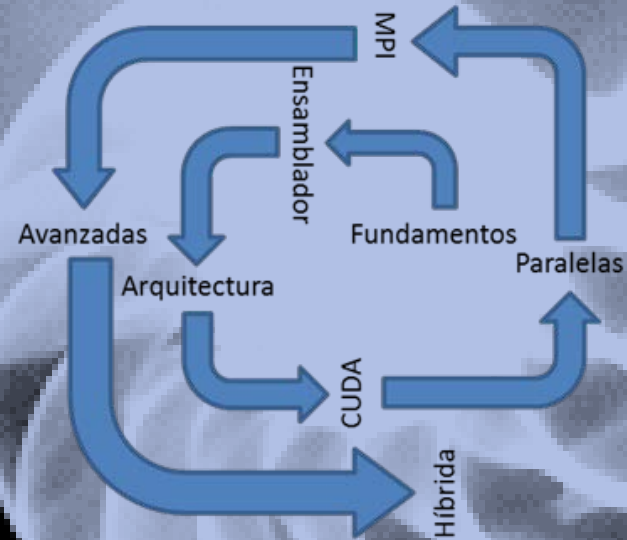
Asignatura	Materia	Titulación	Curso	Semestre
Fundamentos de Computadores	Ingeniería de Computadores	Grado en Ingeniería Informática	1º	2
Arquitectura de Computadores	Ingeniería de Computadores	Grado en Ingeniería Informática	2º	1
Arquitecturas Paralelas	Ingeniería de Computadores	Grado en Ingeniería Informática	3º	1
Arquitecturas Avanzadas de Computadores	Arquitecturas Hardware e Instalaciones Informáticas	Máster en Ingeniería Informática	1º	1

Ámbito de conocimiento:
"Arquitectura de Computadores"

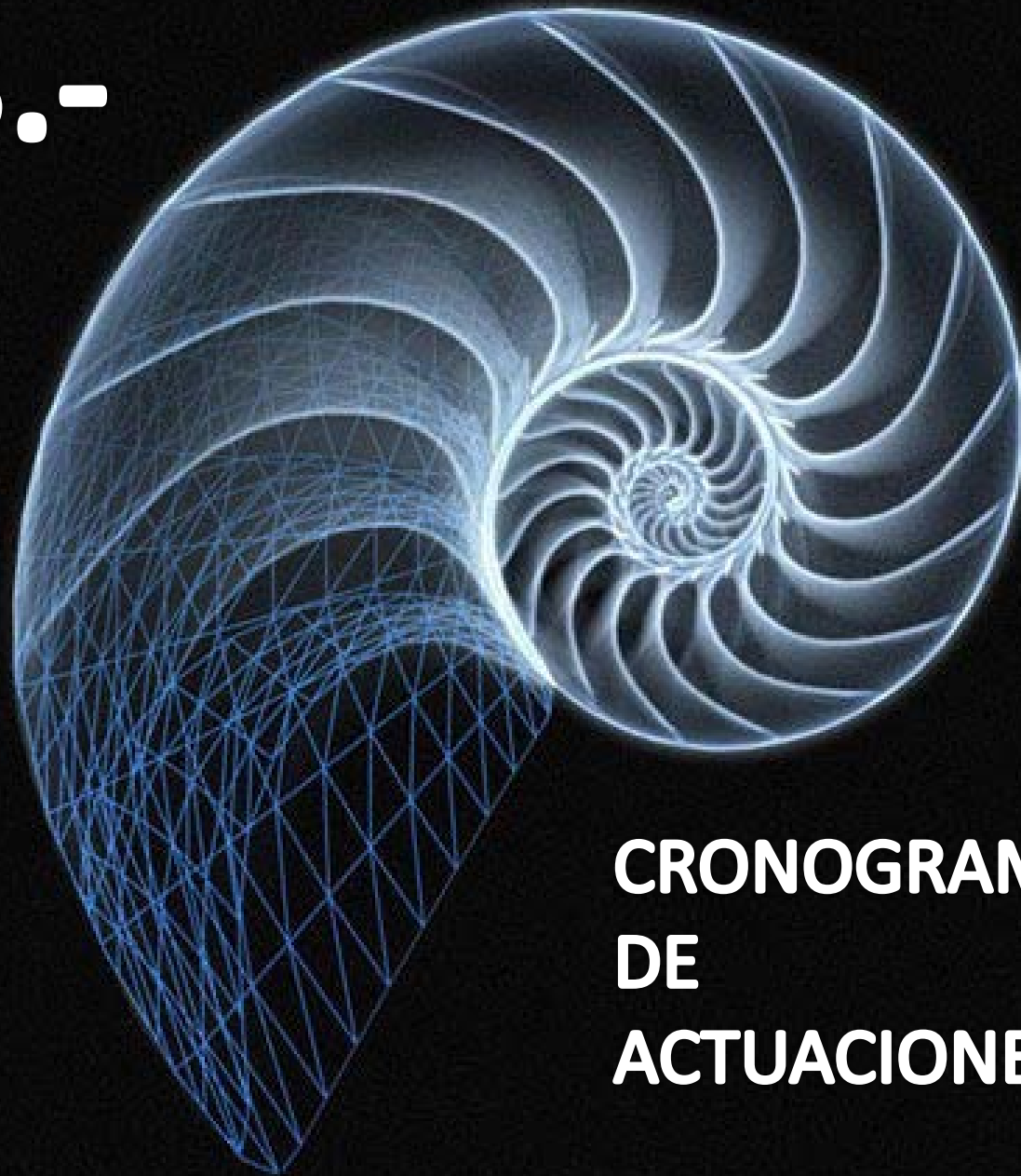
2.- DESCRIPCIÓN DE CONTENIDOS DEL PROYECTO Y ACTUACIONES



- Servir de complemento para la puesta en práctica de los conceptos hardware estudiados y facilitar así su comprensión.
- Servir de base de conocimiento para permitir que la materia que viene a continuación pueda continuar incorporando nuevos conceptos aprovechando plenamente el esfuerzo previo y ahorrando buena parte del esfuerzo de aprendizaje.



3.-

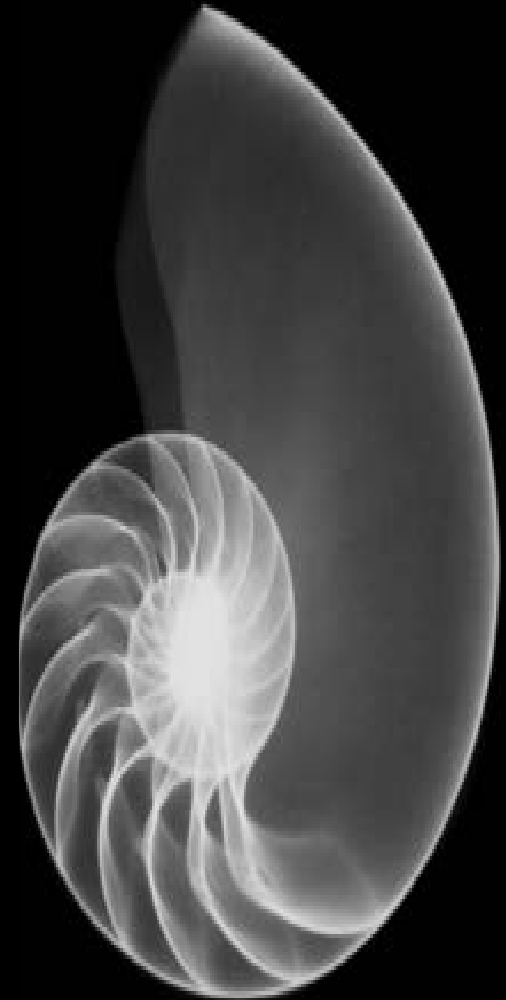


**CRONOGRAMA
DE
ACTUACIONES**



1ª etapa (septiembre 2013 – diciembre 2013).

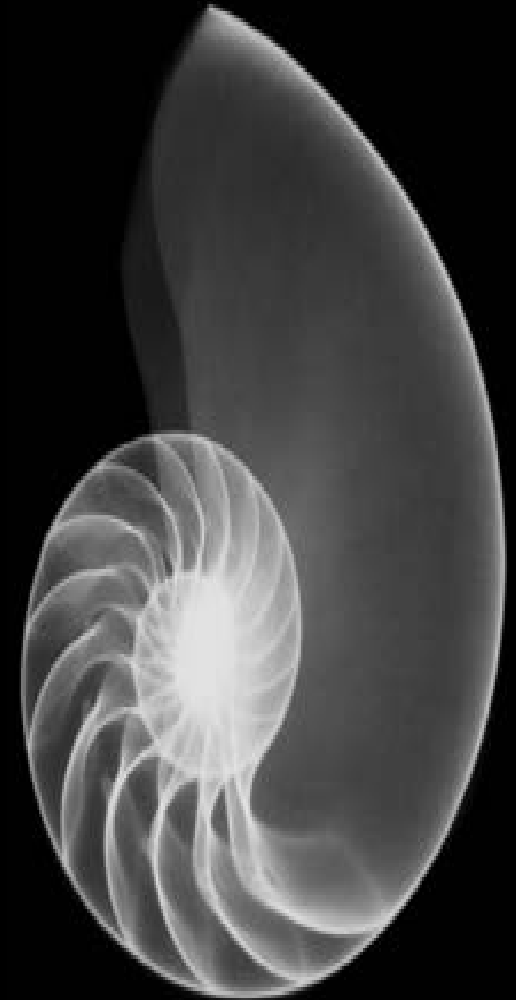
Puesta en común por parte de los coordinadores de las cuatro asignaturas implicadas, de las guías docentes. Al final de esta etapa, los contenidos incluidos en las guías deben ser totalmente coherentes. De esta forma, las guías correspondientes al curso 2014-15 que se introducirán previsiblemente en primavera de 2014, ya estarán plenamente coordinadas.





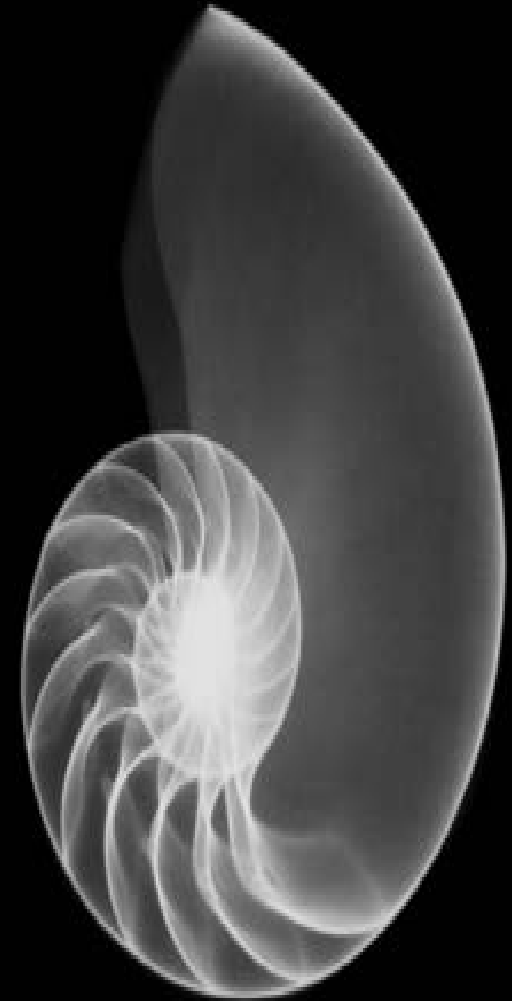
2ª etapa (enero 2014 + septiembre 2014).

Generación de material docente y manuales de prácticas adaptados a los contenidos reflejados en las nuevas guías docentes. Dado que existe un proyecto de impartición de estos estudios en la modalidad “on-line” los materiales desarrollados se elaborarán adaptados para poder ser válidos en este tipo de docencia.



3ª etapa (septiembre 2014 + enero 2015).

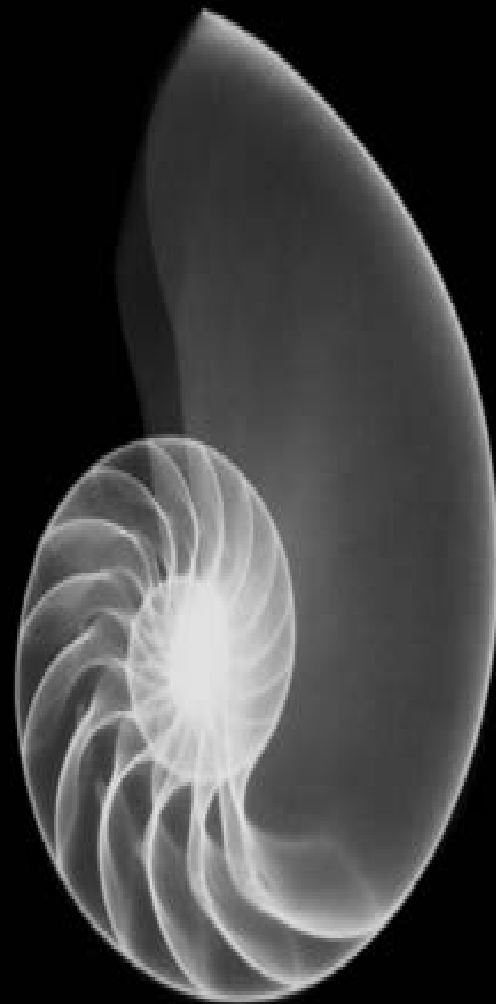
Puesta en funcionamiento de los materiales generados. Tres de las cuatro asignaturas planteadas se desarrollan en el primer semestre por lo que durante este periodo, se podrá comprobar la calidad de los materiales generados y proponer las mejoras que sean necesarias.





4ª etapa (febrero 2015 + julio 2015).

Corrección de los materiales de acuerdo con los resultados de su utilización en el primer semestre y generación de las versiones definitivas. En el caso de la asignatura de primer curso, que se imparte en el segundo semestre, el proceso de puesta en marcha y corrección se realizará de forma simultánea durante este periodo.



MUCHAS GRACIAS

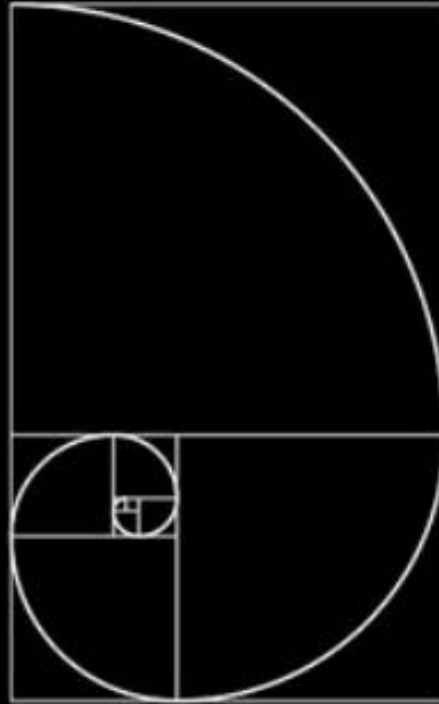
psanchez@ubu.es



UNIVERSIDAD DE BURGOS

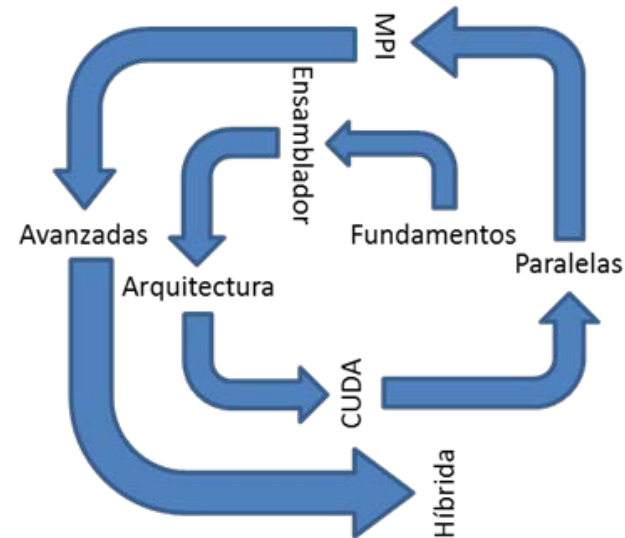
@psanchez_ubu

Desarrollo y resultados



Documentación parte teórica

- [202 Problemas de Arquitectura de Computadores](#)
- [Arquitecturas Multiprocesador](#)
- [Arquitecturas Multicomputador](#)
- [Fundamentos de Infiniband](#)
- [Redes de Interconexión](#)
- [Programación de Arquitecturas Paralelas](#)
- [Multiprocesadores](#)
- [Medida de rendimiento](#)
- [Microsoft HPC](#)



- [Introducción a la Programación en CUDA](#)
- [Introducción a la Programación en MPI](#)
- [Cluster de Computación para Docencia: MS HPC PACK 2012 R2](#)
- [Programación Paralela e Híbrida](#)

Documentación parte práctica

Auto tests

Completa el diagrama de estados

Sc Bw Pr Pw Br

Sm

Pr

Bw

Pr

E

Bw Pw

M

Pw

Pr Pw

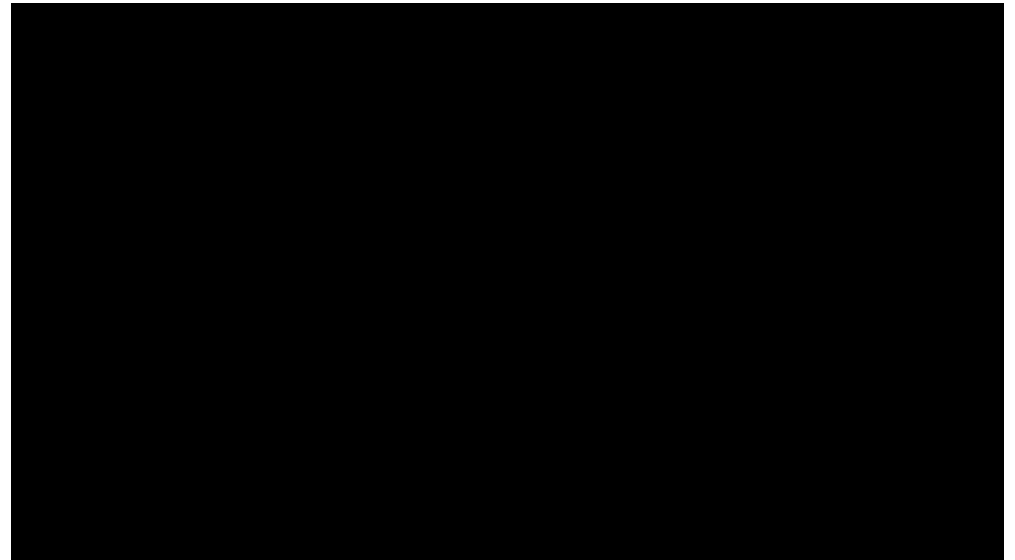
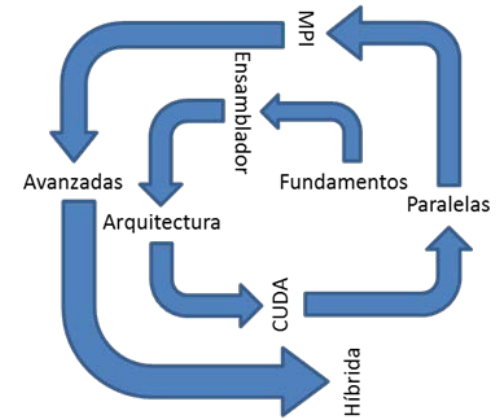
Pr Pw

Br Pw

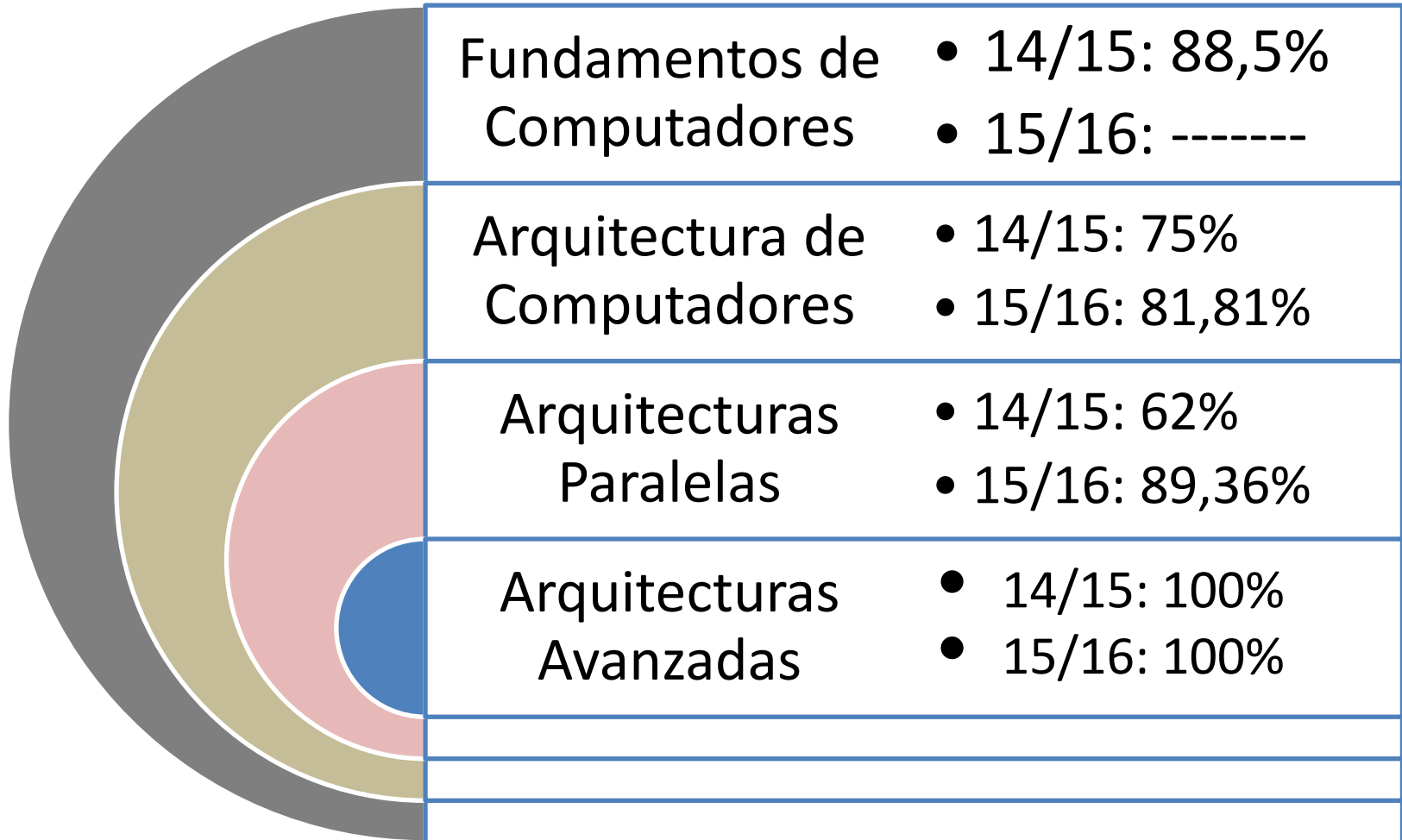
Enviar

ActivePresenter

66



Resultados académicos (Tasa de Éxito)



MUCHAS GRACIAS

checam@ubu.es



Grupo Universitario de Innovación Educativa en Enseñanzas Técnicas



**UNIVERSIDAD
DE BURGOS**



*Jose María Cámara Nebreda
Cesar Represa Pérez
Pedro Sánchez Ortega*